



CHALMERS

Institutionen för elektroteknik

TENTAMEN

KURSNAMN	Elektriska system
PROGRAM: namn åk / läsperiod	Elektroingenjör 180 hp 3/1
KURSBETECKNING	SSY011
EXAMINATOR	Erik Agrell
TID	2017-10-26 kl 14:00–18:00
HJÄLPMEDEL	Typgodkänd räknare
ANSV LÄRARE: namn telnr besöker tentamen kl	Erik Agrell 031-772 1762 Ungefär kl 15:00 och 17:00
DATUM FÖR ANSLAG av resultat samt av tid och plats för genomgång av rättning	Senast 2017-11-16 Genomgång av rättning: 2017-11-21 kl 12:30–13:15 i rum J427
ÖVRIG INFORM. (ex.vis antal frågor, uppgifter, poäng o dyl)	<ul style="list-style-type: none">• Max 50 poäng• För betyg 3, 4 och 5 krävs minst 20, 30 resp 40 poäng• Förklara alla led• Skriv läsligt och begripligt• Om du ritar kurvor, ange vad du har på axlarna• Använd inte röd penna• Denna tentamenstes behöver inte lämnas in• <i>Lycka till!</i>

1. En signalgenerator implementeras med följande kod. I pinnkonfigurationen är klockan c kopplad till en 25 MHz-oscillator och reseten r till en tryckknapp.

```

1  library ieee;
2  use ieee.std_logic_1164.all;
3  use ieee.std_logic_unsigned.all;
4
5  entity signalgenerator is
6  port (
7      c: in std_logic;
8      r: in std_logic;
9      y: out std_logic);
10 end entity;
11
12 architecture a of signalgenerator is
13     signal x: std_logic_vector(3 downto 0);
14 begin
15     process(c,r)
16     begin
17         if r='0' then
18             x <= (others => '0');
19         elsif rising_edge(c) then
20             if x=10 then
21                 x <= (others => '0');
22             else
23                 x <= x+1;
24             end if;
25         end if;
26     end process;
27     y <= x(1) or x(2) or x(3);
28 end architecture;

```

- (a) Vilken frekvens har den periodiska utsignalen y? (2)
- (b) Rita y som funktion av tiden under 1 μ s. (2)
- (c) För att simulera systemet används ModelSim. Skriv en do-fil som genererar de båda insignalerna som koden behöver och därefter simulerar under 1 μ s. Filen bör börja med följande header: (3)
- ```

vsim work.signalgenerator
view wave
add wave *

```
- (d) Rita y som funktion av tiden om raderna 20–24 byts mot följande: (1)
- ```

x <= x+1;
if x=10 then
    x <= (others => '0');
end if;

```
- (e) Rita y som funktion av tiden om raderna 20–24 byts mot följande: (1)
- ```

if x=10 then
 x <= (others => '0');
end if;
x <= x+1;

```
- (f) Förklara skillnaden mellan synkron och asynkron reset. Är reset-funktionen ovan synkron eller asynkron? (1)
- (g) Modifiera koden till att använda den andra sortens reset. (Om ditt svar på (f) är "synkron" skall alltså en asynkron reset implementeras och tvärt om.) Ange exakt vilka rader du tar bort och vilka du lägger till. (2)

2. Följande VHDL-koden beskriver en tillståndsmaskin. Konstruktionen är en flankdetektor, vilket innebär att varje förändring av Asig ger en etta ut på Q under en klockcykel.

```

LIBRARY ieee;
USE ieee.std_logic_1164.all;
USE ieee.std_logic_unsigned.all;
ENTITY FSM IS
PORT (
 Clk,Reset: IN std_logic;
 Asig: IN std_logic;
 Q: OUT std_logic);
END ENTITY;

ARCHITECTURE arch_FSM OF FSM IS
 TYPE Statetype IS (Start,Pulse1,
 Wait0,Pulse2);
 SIGNAL State,NState: Statetype;
 SIGNAL sig,Msig: std_logic;
BEGIN

 PROCESS(Clk,Reset) IS
 BEGIN
 IF Reset='1' THEN
 State <= Start;
 ELSIF rising_edge(CLK) THEN
 Msig <= Asig; -- uppg(c)
 sig <= Msig; -- uppg(c)
 State <= NState;
 END IF;
 END PROCESS;

```

```

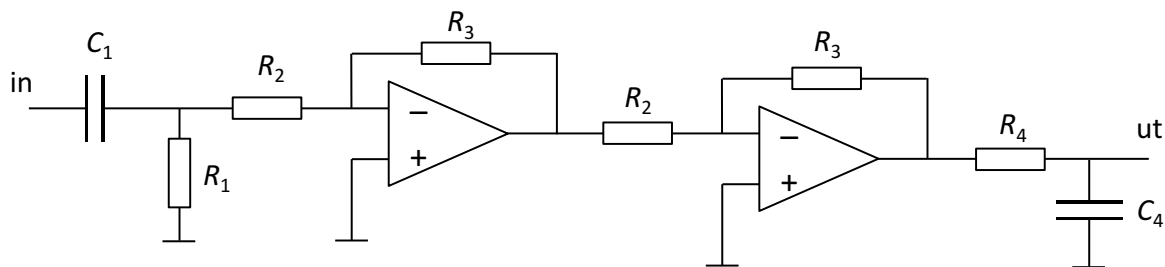
PROCESS(State,sig)
BEGIN
 Q <= '0'; -- default
 NState <= State; -- default
 CASE State IS
 WHEN Start =>
 IF sig='1' THEN
 Q <= '1';
 NState <= Pulse1;
 END IF;
 WHEN Pulse1 => -- rising edge
 NState <= Wait0;
 WHEN Wait0 =>
 IF sig='0' THEN
 Q <= '1';
 NState <= Pulse2;
 END IF;
 WHEN Pulse2 => --falling edge
 NState <= Start;
 END CASE;
END PROCESS;

END ARCHITECTURE;

```

- (a) Vilken typ av tillståndsmaskin beskrivs, Moore eller Mealy? Förklara skillnaden. (1)
- (b) Rita upp tillståndsdigrammet för tillståndsmaskinen. (4)
- (c) Vad gör koden som är kommenterad med "uppg(c)" för nytta? (2)
- (d) På tentamenstesens sista sidan visas hur signalerna CLK, Reset och ASig varierar med tiden. Rita MSig, Sig, NState, State och Q som funktion av tiden för angivna signaler. Ta loss sidan och bifoga. (3)

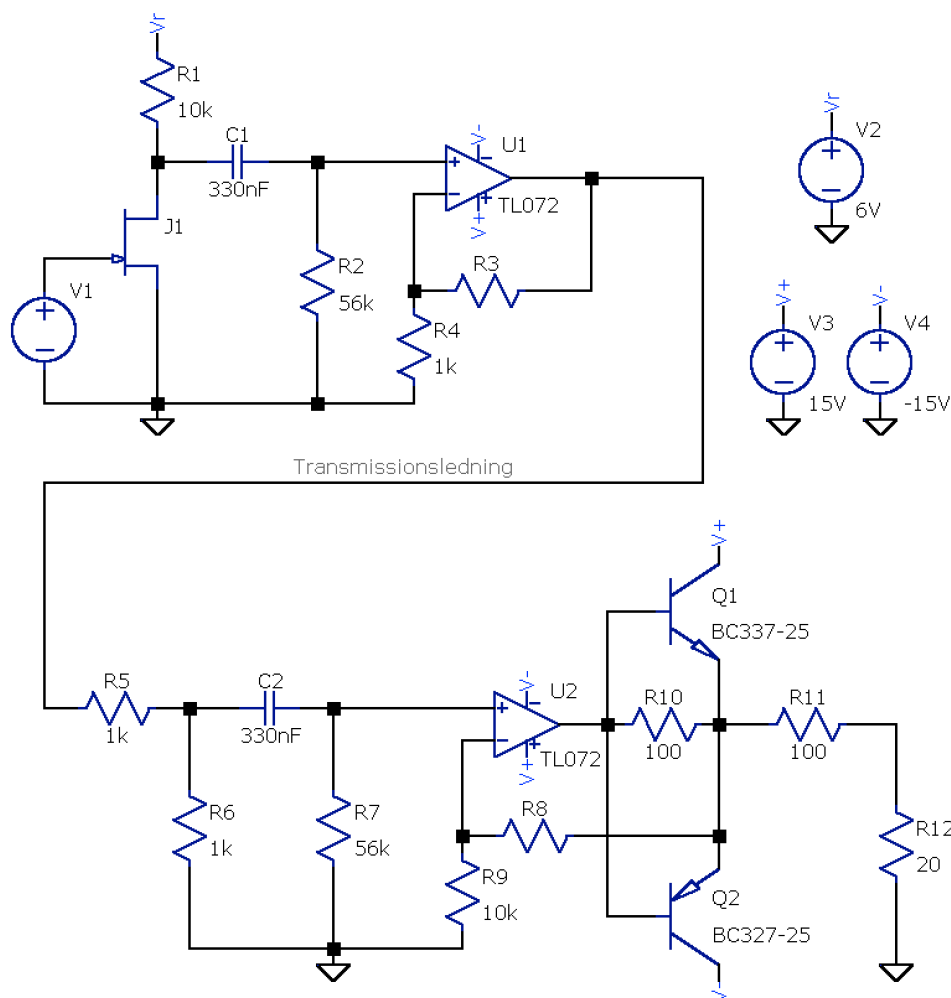
3. En student vill bygga en förstärkare med förstärkning 36 dB, undre gränshfrekvens 15 Hz och övre gränshfrekvens 70 kHz. Studenten dimensionerar först två första ordningens passiva filter och två inverterande förstärkarsteg, och kopplar därefter ihop dem enligt kopplingschemat nedan.



Komponenterna är  $C_1 = 470 \text{ nF}$ ,  $R_1 = 22 \text{ k}\Omega$ ,  $R_2 = 1.5 \text{ k}\Omega$ ,  $R_3 = 12 \text{ k}\Omega$ ,  $R_4 = 1.5 \text{ k}\Omega$  och  $C_4 = 1.5 \text{ nF}$ .

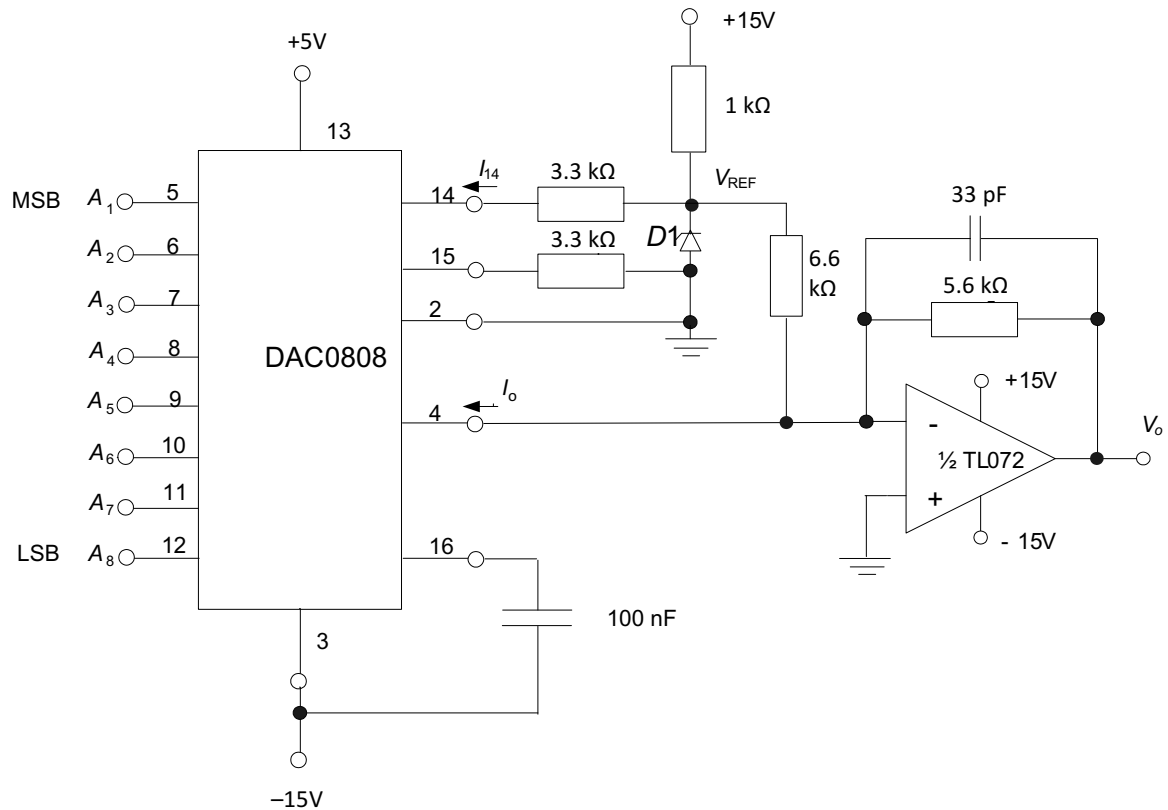
- (a) Förklara i ord varför det är lämpligt att använda två förstärkarsteg som ovan, i stället för att använda ett enda förstärkarsteg med högre förstärkning. (1)
- (b) Förklara i ord varför kopplingen ovan inte alls fungerar som avsett. (1)
- (c) Beräkna förstärkning i dB och de båda gränshfrekvenserna för den felaktiga kopplingen ovan. (3)
- (d) Modifiera förstärkaren så att den får de önskade egenskaperna (36 dB, 15 Hz, 80 kHz). (1)

4. För att konstruera och testa audioförstärkare kopplar man ihop sändar- och mottagardelarna via en förlustfri, analog transmissionsledning enligt nedanstående koppling, som även innehåller enkla modeller för en mikrofon och en hörlur. Enligt datablad har mikrofonen känsligheten  $-30$  dBV/Pa vid inimpedans  $10$  k $\Omega$  och hörluren har känsligheten  $100$  dB SPL/mW.



- (a) Ange vilken eller vilka komponenter i kretsen som representerar mikrofon resp. hörlur. (2)
- (b) Dimensionera kretsen genom att välja R3 och R8 så att hörlurens ljudtrycksnivå blir lika stark som ljudtrycksnivån vid mikrofonen. Vidare skall spänningen på transmissionsledningen vara  $10$  V topp-till-topp när ljudtrycksnivån vid mikrofon och hörlur är  $110$  dB SPL. (6)

5. Följande koppling visar inkopplingen av en 8-bitars D/A-omvandlare.



Zenerdioden D1 håller en stabil spänning 6.4 V i backriktningen. I databladet för kretsen DAC0808 specificeras dess utsignal  $I_o$  enligt ekvationen

$$I_o = K \left( \frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right)$$

där  $K = I_{14}$ . Potentialen på pinnarna 14 och 4 kan antas vara 0 V.

- Vilket omfång (minsta och största värde) har utsignalen  $V_o$ ? (2)
- Vilken upplösning (skillnad mellan två intilliggande nivåer) har  $V_o$ ? (1)
- Antag nu att D/A-omvandlaren skall användas i ett 6-bitars kommunikationssystem för ljudsignaler. Man jordar därför  $A_7$  och  $A_8$  samt ansluter databitarna till  $A_1$ – $A_6$ . Beräkna nu omfång och upplösning hos  $V_o$ . (2)
- Nu jordar man i stället  $A_1$  och  $A_2$  samt ansluter en 6-bitars datasignal till  $A_3$ – $A_8$ . Beräkna nu omfång och upplösning hos  $V_o$ . (2)
- Med inkoppling som i uppgift (d) observerar man att ljudkvaliteten blir mycket dålig. Varför? (1)
- Fortfarande med  $A_1$  och  $A_2$  jordade och databitar till  $A_3$ – $A_8$  som i uppgift (d), modifiera komponentvärdena i kopplingen så att  $V_o$  får samma omfång som i uppgift (a). Vilka komponenter behöver ändras, och vad blir deras nya värden? Vilken upplösning har  $V_o$  nu? (3)
- Rita blockschema för en A/D-omvandlare, där ovanstående D/A-koppling ingår som en komponent. Ange vilka ytterligare komponenter som behövs och hur de skall kopplas ihop. (3)

# Formelsamling

## SSY011 Elektriska system

v. 1.04, 27 augusti 2017

Detta blad bifogas tentamina i SSY011 Elektriska system.

### Decibel, definition

$$\text{dB} = 10 \log_{10} \frac{P_1}{P_0}$$

### Decibel, speciella referensnivåer

$$\text{dBW} = 10 \log_{10} \frac{P}{1\text{W}}$$

$$\text{dBm} = 10 \log_{10} \frac{P}{1\text{mW}}$$

$$\text{dBV} = 20 \log_{10} \frac{U_{\text{eff}}}{1\text{V}}$$

$$\text{dB SPL} = 20 \log_{10} \frac{p}{20\mu\text{Pa}}$$

(94 dB SPL  $\leftrightarrow$  1 Pa)

### FET, n-kanal

$$I_D = \begin{cases} 0 & \text{if } U_{GS} \leq U_T \\ \beta(U_{GS} - U_T)^2 & \text{if } 0 \leq U_{GS} - U_T \leq U_{DS} \end{cases}$$

### FET, p-kanal

$$I_D = \begin{cases} 0 & \text{if } -U_{GS} \leq -U_T \\ -\beta(-U_{GS} + U_T)^2 & \text{if } 0 \leq U_{GS} - U_T \leq U_{DS} \end{cases}$$

### Butterworth-filter

| Ordning | Polynom $P(a)$                                                                       |
|---------|--------------------------------------------------------------------------------------|
| 1       | $1 + a$                                                                              |
| 2       | $1 + 1.414a + a^2$                                                                   |
| 3       | $1 + 2a + 2a^2 + a^3$<br>$= (1 + a)(1 + a + a^2)$                                    |
| 4       | $1 + 2.613a + 3.414a^2 + 2.613a^3 + a^4$<br>$= (1 + 0.765a + a^2)(1 + 1.848a + a^2)$ |

### Chebyshev-filter typ 1 med 3 dB rippel

| Ordning | Polynom $P(a)$                                                                                           |
|---------|----------------------------------------------------------------------------------------------------------|
| 2       | $1.414 + 1.287a + 2a^2$<br>$= 1.414(1 + 0.910a + 1.414a^2)$                                              |
| 3       | $1 + 3.711a + 2.384a^2 + 4a^3$<br>$= (1 + 3.355a)(1 + 0.355a + 1.192a^2)$                                |
| 4       | $1.414 + 3.231a + 9.348a^2 + 4.644a^3 + 8a^4$<br>$= 1.414(1 + 0.188a + 1.108a^2)(1 + 2.096a + 5.108a^2)$ |

### Kaskadkopplade 1:a ordningens förstärkarsteg

$$A = A_1^N$$

$$f_{\delta} = f_{\delta 1} \sqrt{2^{1/N} - 1}$$

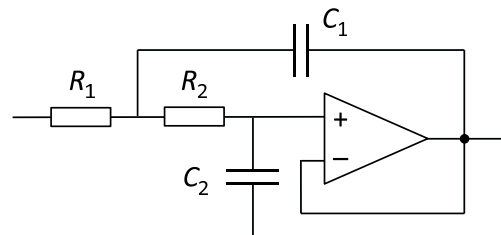
### Filterkonstruktion, tabellmetoden

LP:  $H(s) = \frac{1}{P(s/\omega_{\delta})}$

HP:  $H(s) = \frac{1}{P(\omega_u/s)}$

### Sallen-Key-filter

$$H(s) = \frac{1}{1 + s(R_1 + R_2)C_2 + s^2 R_1 R_2 C_1 C_2}$$



### Komponentvärden

| E12 | E6 |
|-----|----|
| 10  | 10 |
| 12  |    |
| 15  | 15 |
| 18  |    |
| 22  | 22 |
| 27  |    |
| 33  | 33 |
| 39  |    |
| 47  | 47 |
| 56  |    |
| 68  | 68 |
| 82  |    |

|             |              |                |
|-------------|--------------|----------------|
| Studentkod: | Uppgift 2(d) | Löpande sidnr: |
|-------------|--------------|----------------|

